

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-123560

(43)Date of publication of application : 17.05.1996

(51)Int.Cl.

G05F 1/56

G05F 1/56

H02M 3/00

(21)Application number : 06-263988

(71)Applicant : CANON INC

(22)Date of filing : 27.10.1994

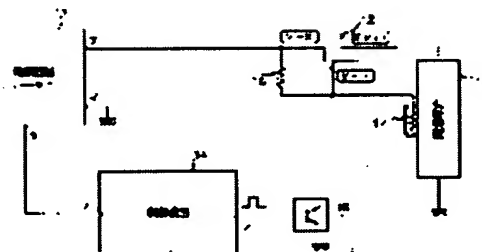
(72)Inventor : JOSA TAKASHI

(54) POWER UNIT

(57)Abstract:

PURPOSE: To reduce output voltage fluctuation or the like by changing the electric parameter of a switch part corresponding to the size of the load of a load device.

CONSTITUTION: When a current to be pulled by the load device is small, the resistance value of a temperature resistance sensor 17 is enlarged by the low temperature, and a bias voltage between the gate and source of an FET 12 is reduced. Therefore, by reducing this bias voltage, resistance between the drain and source of the FET 12 is enlarged. On the other hand, when the current to be pulled by the load device 13 is large, the resistance value of the temperature resistance sensor device 17 is reduced by the high temperature, and the bias voltage between the gate and source of the FET 12 is enlarged. Therefore, by enlarging this bias voltage, the resistance between the drain and source of the FET 12 is reduced. Thus, since the value of drain resistance is changed corresponding to the size of a current to flow to the load device 13, a voltage drop at the switch part is held at the almost fixed value and the fluctuation width of an output voltage can be extremely reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-123560

(43)公開日 平成8年(1996)5月17日

(51)Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 0 5 F 1/56	3 2 0 U			
	3 3 0 C	4237-5H		
H 0 2 M 3/00	H			

審査請求 未請求 請求項の数11 O L (全 5 頁)

(21)出願番号 特願平6-263988

(22)出願日 平成6年(1994)10月27日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 帖佐 隆

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

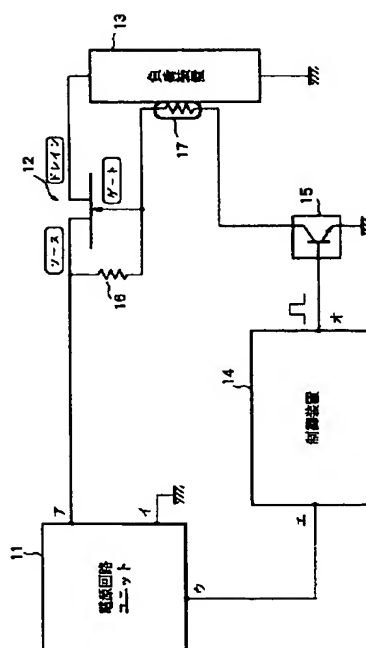
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 電源装置

(57)【要約】

【目的】 負荷装置の負荷の大きさに応じて、スイッチ部分の電気抵抗値を変化させ、出力電圧変動等を小さくできる電源装置を提供する。

【構成】 電源回路ユニット11から出力される電力をスイッチ素子としてPチャネルFET素子12を介して負荷装置13に供給する電源装置であって、負荷装置13に流れる電流に対応する抵抗値を決定する温度抵抗センサ17と、このセンサ17の抵抗値に基づいてFET素子12のソースドレイン間の電気抵抗値を設定する制御装置14とを具備することを特徴とする。



【特許請求の範囲】

【請求項1】 電源から出力される電力をスイッチを介して負荷装置に供給する電源装置であって、前記負荷装置の負荷に対応する第1の電気的パラメータを決定する手段と、前記第1の電気的パラメータに基づいて前記スイッチ部分の電気的パラメータを設定する手段とを具備することを特徴とする電源装置。

【請求項2】 前記第1の電気的パラメータに基づいて前記スイッチ部分の電気抵抗値を設定することを特徴とする請求項1に記載の電源装置。

【請求項3】 前記第1の電気的パラメータは、前記負荷装置に流れる電流値に基づいて決定されることを特徴とする請求項2に記載の電源装置。

【請求項4】 前記第1の電気的パラメータは、前記負荷装置に装着された温度抵抗センサを用いて決定されることを特徴とする請求項3に記載の電源装置。

【請求項5】 前記スイッチは、PチャネルFET素子であることを特徴とする請求項1に記載の電源装置。

【請求項6】 電源から出力される電力をスイッチを介して負荷装置に供給する電源装置であって、前記負荷装置の負荷に対応する第1の電気的パラメータを検出する手段と、前記第1の電気的パラメータに基づいて第2の電気的パラメータを設定する手段と、前記第2の電気的パラメータに基づいて前記スイッチ部分の電気的パラメータを設定する手段とを具備することを特徴とする電源装置。

【請求項7】 前記第1の電気的パラメータは、前記負荷装置に流れる電流値に対応する前記スイッチ部分の電圧値であることを特徴とする請求項6に記載の電源装置。

【請求項8】 前記第1のパラメータは、アンプとアナログデジタル変換器を用いて検出されることを特徴とする請求項7に記載の電源装置。

【請求項9】 前記第2の電気的パラメータは、可変抵抗器を用いて設定されることを特徴とする請求項6に記載の電源装置。

【請求項10】 前記第2の電気的パラメータに基づいて前記スイッチ部分の電気抵抗値を設定することを特徴とする請求項9に記載の電源装置。

【請求項11】 前記スイッチは、PチャネルFET素子であることを特徴とする請求項6に記載の電源装置。

【発明の詳細な説明】

【0001】

【発明の詳細な説明】この発明は、安定化電力を負荷に供給すべき電源装置に関するものである。

【0002】

【従来の技術】従来より、抵抗等の負荷装置に安定化電力を供給するために電源装置が多く用いられてきた。こ

の電源装置は、その中心となるべき電源回路ユニットを有し、必要となる電圧、電流等を負荷に供給する役割を果たしている。しかし、この電源ユニットのみでは、負荷装置等に電力を供給する必要のない場合にまで電力を供給してしまい、経済性に優れないだけでなく、負荷装置を操作する場合にシステムを破壊してしまうおそれもある。

【0003】そこで、電源回路ユニットと負荷との間にスイッチを挿入し、電力供給が不必要な際は、スイッチをオフすることにより、負荷に電力を供給しないようにすることが、日常よく行われている。さらに、近年は電気機器のマイコン制御化が進み、このスイッチの開閉を電気的に行う必要性が生じてきた。そこで、FET等をスイッチ素子として利用し、FET等と制御装置とのインターフェース回路を形成して電気的制御を行っている。図3は、その一例であり、図3において、31は電源回路ユニット、32はFET等のスイッチング素子、33は負荷装置、34はシステムの制御装置、35はデジタルトランジスタ等、36と37はスイッチング素子にバイアスをかける電圧分圧用抵抗である。尚、この従来例においては、FETはPチャネル型である。電源回路ユニットの出力端子AはFET32のソース側に接続され、FETが電気的スイッチとなっている。FET32のドレイン側は負荷へと結線されている。また、制御装置34の出力端子オよりパルス信号が出力され、デジタルトランジスタ35を駆動する。35、36、37（スイッチとして32）で制御装置とスイッチの間のインターフェース回路を形成している。

【0004】図3において、制御装置が電源回路のスイッチをオフする制御を行う場合、端子オより0ボルトの電圧を送ることによりFET32のゲートとソース間の電位差が生じず、FET32はオフし、スイッチがオフされた状態となる。一方、端子オより5ボルトの電圧を送ることにより、FET32のゲートソース間に電位差が生じ、FET32はオンし、スイッチがオンの状態となる。

【0005】

【発明が解決しようとする課題】しかしながら、上記従来例において、スイッチとして用いるFET等の素子は、スイッチオンの状態においても抵抗値が完全にゼロという状態にはならない（例えば、FETのゲートとソース間の電圧がマイナス10ボルトの時、ドレインとソース間の抵抗値は0.1オーム程度など）。それに対して、電源回路ユニットで電力を供給する際、通常負荷にはかなり大きな電流を流す（例えば、2アンペア）。すると、スイッチ素子FETのドレインとソース間は、前記抵抗と電流によって電圧降下を生じてしまう（その値は、例えば0.1オームと2アンペアの積で0.2ボルト）。この電圧降下によって、負荷の両端の電圧は、電流の流れる量によって変動をきたしてしまうことにな

る。特に、負荷に対する電圧安定性が必要とされるシステムにおいては、このスイッチによる電圧降下は大きな問題点となっている。

【0006】従って、本発明の電源装置は、上記の事情に鑑みてなされたものであり、その目的とするところは、負荷装置の負荷の大きさに応じて、スイッチ部分の電気的パラメータを変化させ、出力電圧変動等を小さくできる電源装置を提供することである。

【0007】

【課題を解決するための手段】上述の課題を解決し、目的を達成するために、本発明の電源装置は、以下の構成を備える。即ち、電源から出力される電力をスイッチを介して負荷装置に供給する電源装置であって、前記負荷装置の負荷に対応する第1の電気的パラメータを決定する手段と、前記第1の電気的パラメータに基づいて前記スイッチ部分の電気的パラメータを設定する手段とを具備することを特徴とする。

【0008】また、電源から出力される電力をスイッチを介して負荷装置に供給する電源装置であって、前記負荷装置の負荷に対応する第1の電気的パラメータを検出する手段と、前記第1の電気的パラメータに基づいて第2の電気的パラメータを設定する手段と、前記第2の電気的パラメータに基づいて前記スイッチ部分の電気的パラメータを設定する手段とを具備することを特徴とする。

【0009】

【作用】以上のように、この発明に係わる電源装置は構成されているので、負荷装置に温度抵抗センサ装置を装着し、その負荷の大きさに基づいてスイッチ素子のバイアス電圧を変化させることにより、出力電圧の変動幅を小さく抑えることができ、より安定した出力電圧を保持することができる。

【0010】また、スイッチ素子の電位差をデジタル変換し、その信号に基づいて演算処理することにより、スイッチ電圧がプログラムの制御でき、出力電圧の変動に対する応答性が更に良くなる。

【0011】

【実施例】以下に本発明の実施例につき添付図面を参照して詳細に説明する。

【第1実施例】図1は、本発明に基づく第1実施例としての電源装置の回路ブロック図である。図1において、11は電源回路ユニット、12はスイッチ素子（本実施例においてはPチャネルFET）、13は負荷装置、14は制御装置、15はデジタルトランジスタ、16は抵抗器、17は温度抵抗センサ装置である。本実施例において温度抵抗センサ装置17は、負荷装置において抵抗成分が特に大きい部位に装着されていて、発熱によりその抵抗値が変動することで負荷の大きさを検知し、それ自身の電気抵抗値を決定する手段としての役割を果たしている。

【0012】図1において、負荷装置が引く電流が小さいときは、低温のため温度抵抗センサ装置17の抵抗値が大きくなり、FETのゲートソース間のバイアス電圧は小さくなる。従って、このバイアス電圧を小さくすることにより、FETのドレインソース間の抵抗を大きくする。一方、負荷装置13が引く電流が大きい時は、高温のため温度抵抗センサ装置17の抵抗値が小さくなり、FETのゲートソース間のバイアス電圧は大きくなる。従って、このバイアス電圧を大きくすることにより、FET12のドレインソース間の抵抗を小さくする。

【0013】以上のように、負荷装置13に流れる電流の大きさによってドレイン抵抗の値を変えることにより、スイッチ部分における電圧降下をほぼ一定の値に保持でき、出力電圧の変動幅を極めて小さくする効果を奏する。

【第2実施例】図2は、本発明に基づく第2実施例としての電源装置の回路ブロック図である。図2において、21は電源回路ユニット、22はスイッチ素子（本実施例においてはPチャネルFET）、23は負荷装置、24は制御装置、25はデジタルトランジスタ、26は抵抗器、27は可変抵抗システムである。また、28は22のソースドレイン間の電圧を正確に検出するためのアンプであり、29はアナログデジタル変換器、30は可変抵抗システム制御インターフェース装置である。アンプ28とアナログデジタル変換器29によってFET22のドレインソース間電圧を検出し、この電圧はこれが負荷の大きさを表すものである。

【0014】図2において、負荷装置23が引く電流に応じてFET22のドレインソース間にかかる電圧が変化する。この電圧をアンプ28で検出し、所定電圧に増幅してその増幅値をアナログデジタル変換器29によってデジタル値に変換したのち、制御装置24に出力する。これを受けて制御装置24は、この値を演算処理し、この値に対する演算結果に応じて可変抵抗システム制御インターフェース装置30を駆動し、可変抵抗システム27の抵抗値を可変させ、これにより、FET22のバイアス電圧を変化させ、ドレインソース間抵抗を変化させる。上述の第1実施例と同様に負荷装置23に電流が大量に流れる時は、この抵抗値が小さくなるように、また、電流が少量流れる時は、この抵抗値が大きくなるように制御する。これにより、第1実施例と同様の効果を奏する。

【0015】尚、可変抵抗システム27及び可変抵抗システム制御インターフェース装置30に関してはさまざまな実現方法が考えられ、例えば、電子回路的に実現してもよいし、また、電子回路にリレー等のメカ的部品を付加してもよい。本発明に関して上記2つの実施例を列挙し、説明したが、本発明の実施例はこれらに限定されるものではなく、各種応用例が考えられる。

【0016】尚、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器から成る装置に適用しても良い。また、本発明はシステム或は装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

【0017】

【発明の効果】以上説明のように、本発明の電源装置によれば、負荷装置に温度抵抗センサ装置を装着し、その負荷の大きさに基づいてスイッチ素子のバイアス電圧を変化させることにより、出力電圧の変動幅を小さく抑えることができ、より安定した出力電圧を保持することができる。

【0018】また、スイッチ素子の電位差をデジタル変換し、その信号に基づいて演算処理することにより、スイッチ電圧がプログラマ的に制御でき、出力電圧の変動に対する応答性が更に良くなる。

【図面の簡単な説明】

*【図1】本発明に基づく第1実施例としての電源装置の回路ブロック図である。

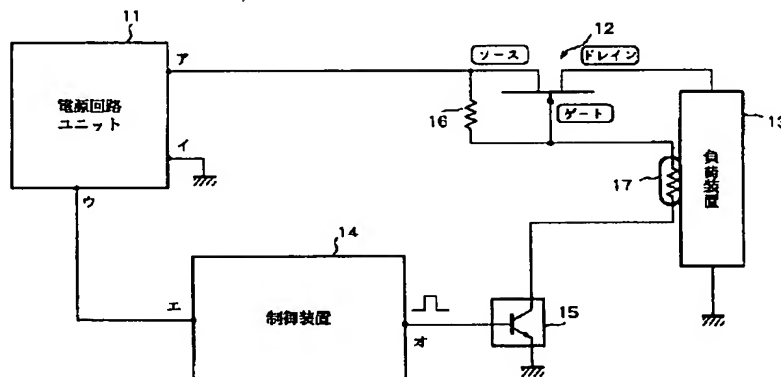
【図2】本発明に基づく第2実施例としての電源装置の回路ブロック図である。

【図3】従来例としての電源装置の回路ブロック図である。

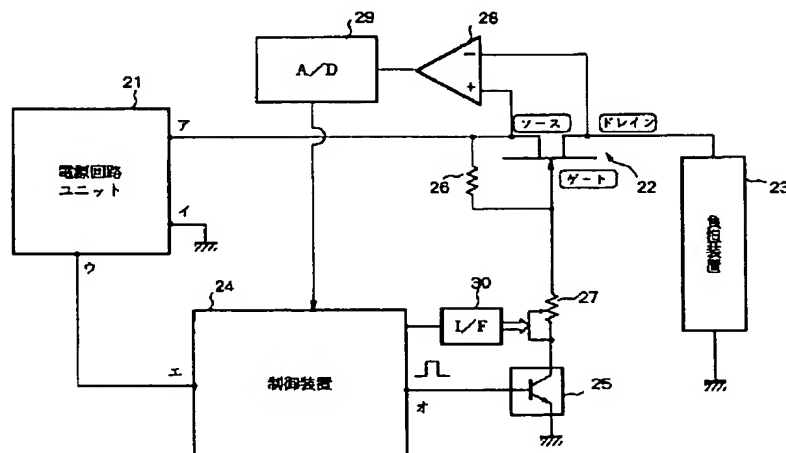
【符号の簡単な説明】

- 11、21 電源回路ユニット
- 12、22 スwitch素子（本実施例においてはPチャネルFET）
- 13、23 負荷装置
- 14、24 制御装置
- 15、25 デジタルトランジスタ
- 16、26 抵抗器
- 17 温度抵抗センサ装置
- 27 可変抵抗システム
- * 28 オペアンプ

【図1】



【図2】



【図 3】

